

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2001年 9月20日

出願番号  
Application Number: 特願2001-330010

パリ条約による外国への出願  
に用いる優先権の主張の基礎  
となる出願の国コードと出願  
番号  
The country code and number  
of your priority application,  
which is used for filing abroad  
under the Paris Convention, is

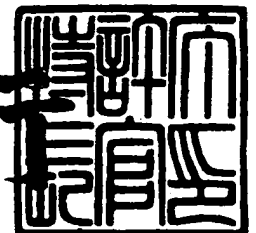
J P 2001-330010

願人  
Applicant(s): 本田技研工業株式会社

2011年 2月24日

特許庁長官  
Commissioner,  
Japan Patent Office

岩井良行



【書類名】 特許願

【整理番号】 H101039301

【提出日】 平成13年 9月20日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 5/232

【請求項の数】 1

【発明者】

【住所又は居所】 埼玉県狭山市新狭山1丁目10番地1 ホンダエンジニアリング株式会社内

【氏名】 篠塚 典之

【特許出願人】

【識別番号】 000005326

【住所又は居所】 東京都港区南青山二丁目1番1号

【氏名又は名称】 本田技研工業株式会社

【代表者】 吉野 浩行

【代理人】

【識別番号】 100077746

【住所又は居所】 神奈川県横浜市中区弁天通り2丁目25番地 関内キャピタルビル6F

【弁理士】

【氏名又は名称】 鳥井 清

【電話番号】 045-201-7858

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9806413

【書類名】 明細書

【発明の名称】 イメージセンサの出力補正装置

【特許請求の範囲】

【請求項 1】 入射光量に応じて光電変換素子に流れるセンサ電流を弱反転状態で動作する MOS 型トランジスタによって電圧信号に変換して、センサ電流が多いときには対数応答特性をもって、センサ電流が少ないときにはほぼ線形の非対数応答特性をもって画信号を出力する光センサ回路を画素単位に用いたイメージセンサにあって、各画素から時系列的に読み出される通常時の画信号を一時保持するサンプルアンドホールド回路と、対応する画素における前記トランジスタのドレイン電圧を一時的に通常時の電圧値よりもしきい値分下げて疑似明時出力信号を得る手段と、その得られた疑似明時出力信号と先にサンプルアンドホールドした画信号との差分を求めて、その求められた差分をオフセット値として、予め設定された明時の基準信号のオフセット補正を行う手段とを設けたことを特徴とするイメージセンサの出力補正装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、MOS 型イメージセンサにおける各画素の出力信号のバラツキを是正するイメージセンサの出力補正装置に関する。

【0002】

【従来の技術】

従来、MOS 型のイメージセンサにあっては、その 1 画素分の光センサ回路が、図 1 に示すように、入射光  $L_s$  の光量に応じたセンサ電流を生ずる光電変換素子としてのフォトダイオード PD と、その寄生容量 C の充放電を行わせるためのトランジスタ Q1 と、フォトダイオード PD の端子電圧  $V_{pd}$  を増幅するトランジスタ Q2 と、読出し信号  $V_s$  のパルスタイミングでもって画信号  $V_o$  を出力するトランジスタ Q3 とからなっている。そして、トランジスタ Q1 のゲート電圧  $V_G$  をオーバフロードレインとして機能させるためのレベルに固定して、フォトダイオード PD に流れるセンサ電流を弱反転状態で対数出力特性をもって電圧信

号に変換させるようにして、ダイナミックレンジを拡大して光信号の検出を高感度で行わせることができるようにしている。また、光検知に先がけてトランジスタ Q1 のドレイン電圧  $V_D$  を所定時間だけ定常よりも低い値に設定して、フォトダイオード PD の寄生容量 C に蓄積された電荷を放電させて初期化することにより、センサ電流に急激な変化が生じても即座にそのときの入射光量に応じた電圧信号  $V_{pd}$  が得られるようにして、入射光量が少ない場合でも残像が生ずることがないようにしている（特開 2000-329616 号公報参照）。

#### 【0003】

図 2 は、光センサ回路における各部信号のタイムチャートを示している。ここで、 $t_1$  は初期化のタイミングを、 $t_2$  は光検知のタイミングを、 $T$  はフォトダイオード PD の寄生容量 C の蓄積期間をそれぞれ示している。

#### 【0004】

その光センサ回路にあっては、図 3 に示すように、入射光量に応じてフォトダイオード PD に流れるセンサ電流が多いときには対数出力特性を示すが、センサ電流が少ないときにはフォトダイオード PD の寄生容量 C の充電に応答遅れを生じてほぼ線形の非対数出力特性を示すようになっている。図中、WA は非対数応答領域を示し、WB は対数応答領域を示している。

#### 【0005】

このような光センサ回路を画素単位に用いたイメージセンサでは、各画素の構成上からくる出力特性のバラツキおよび温度特性のバラツキに起因して、各画信号  $V_o$  の出力特性が不揃いなものになっており、そのままでは撮影時に暗時および明時の出力が得られない。

#### 【0006】

そのため、製造時の最終段階または出荷時などに、予め画素のバラツキ状態に応じたオフセット補正值およびゲイン補正のための乗数がテーブル設定されたメモリを用いて、実際に各画素から出力される画信号のバラツキに応じたオフセット補正值およびゲイン補正のための乗数をメモリから読み出して、演算処理によってその画信号のオフセット補正およびゲイン補正を行わせることにより、各画素の出力特性を適正に揃えるようにしている（特願 2000-404931 号、

特願 2000-404933 号、特願 2001-75035 号および特願 2001-75036 号参照）。

#### 【0007】

##### 【発明が解決しようとする課題】

解決しようとする問題点は、入射光量に応じて光電変換素子に流れるセンサ電流を弱反転状態で動作する MOS 型トランジスタによって電圧信号に変換するようにした光センサ回路を画素単位に用いたイメージセンサにあっては、使用に先がけて各画素の出力信号のバラツキが補正されて出力特性が適正に揃えられていても、その後に使用しているうちに各画素の出力レベルが不均一に変動して撮影画像の品質が低下してしまうことである。

#### 【0008】

##### 【課題を解決するための手段】

本発明は、入射光量に応じて光電変換素子に流れるセンサ電流を弱反転状態で動作する MOS 型トランジスタによって電圧信号に変換するようにした光センサ回路を画素単位に用いたイメージセンサにあって、使用しているうちに各画素の出力レベルが変動した場合に、そのときの各画素における画信号の出力状態に即して変動分をわり出して、明時（出力が飽和状態になる高輝度光入射時）の出力レベルを基準としてその変動分のオフセット補正をなすようにしている。

#### 【0009】

具体的には、各画素から時系列的に読み出される通常時の画信号を一時保持するサンプルアンドホールド回路と、対応する画素における前記トランジスタのドレイン電圧を一時的に通常時の電圧値よりもしきい値分下げて疑似明時出力信号を得る手段と、その得られた疑似明時出力信号と先にサンプルアンドホールドした画信号との差分を求めて、その求められた差分をオフセット値として、予め設定された明時の基準信号のオフセット補正を行う手段とを設けて、各画素における画信号の出力レベルを適正に揃えるようにしている。

#### 【0010】

##### 【実施例】

図 4 は、図 1 に示す光センサ回路を画素単位として、画素をマトリクス状に複

数配設して、各画信号の時系列的な読出し走査を行わせるとともに、各画信号の読出し走査に応じた適切なタイミングをもって各画素の初期化を行わせるように構築したときのイメージセンサの一構成例を示している。

#### 【0011】

ここでは、例えば、イメージセンサの基本的な構成が、例えば、D11～D44からなる4×4の画素をマトリクス状に配設して、各1ライン分の画素列を画素列選択回路1から順次出力される選択信号LS1～LS4によって選択し、その選択された画素列における各画素を、画素選択回路2から順次出力される選択信号DS1～DS4によってスイッチ群3における各対応するスイッチSW1～SW4が逐次オン状態にされることによって各画信号Voが時系列的に読み出されるようになっている。図中、4は各画素における前記トランジスタQ1のゲート電圧VG用電源であり、6はドレイン電圧VD用電源である。

#### 【0012】

そして、このようなイメージセンサにあって、各1ライン分の画素列の選択に際して、その選択された画素列における各画素の前記トランジスタQ1のドレイン電圧VDを所定のタイミングをもって定常時のハイレベルHおよび初期化時のローレベルLに切り換える電圧切換回路5が設けられている。

#### 【0013】

図5は、このように構成されたイメージセンサの動作時における各部信号のタイムチャートを示している。

#### 【0014】

このように構成されたイメージセンサにあっては、以下のように動作する。

#### 【0015】

まず、画素列選択信号LS1がハイレベルHになると、それに対応するD11，D12，D13，D14からなる第1の画素列が選択される。そして、LS1がハイレベルHになっている一定期間T1のあいだ画素選択信号DS1～DS4が順次ハイレベルHになって、各画素D11，D12，D13，D14の画信号Voが順次読み出される。

#### 【0016】

次いで、画素列選択信号  $LS1$  がローレベル  $L$  になった時点で次の  $LS2$  がハイレベル  $H$  になると、それに対応する  $D21$ ,  $D22$ ,  $D23$ ,  $D24$  からなる第2の画素列が選択される。そして、 $LS2$  がハイレベル  $H$  になっている一定期間  $T1$  のあいだ画素選択信号  $DS1 \sim DS4$  が順次ハイレベル  $H$  になって、各画素  $D21$ ,  $D22$ ,  $D23$ ,  $D24$  の画信号  $V_o$  が順次読み出される。

#### 【0017】

以下同様に、画素列選択信号  $LS3$  および  $LS4$  が連続的にハイレベル  $H$  になって各対応する第3および第4の画素列が順次選択され、 $LS3$  および  $LS4$  がそれぞれハイレベル  $H$  になっている一定期間  $T1$  のあいだ画素選択信号  $DS1 \sim DS4$  が順次ハイレベル  $H$  になって、各画素  $D31$ ,  $D32$ ,  $D33$ ,  $D34$  および  $D41$ ,  $D42$ ,  $D43$ ,  $D44$  の画信号  $V_o$  が順次読み出される。

#### 【0018】

また、画素列選択信号  $LS1$  が  $T1$  期間後にローレベル  $L$  に立ち下がった時点で、そのとき選択されている第1の画素列における各画素  $D11$ ,  $D12$ ,  $D13$ ,  $D14$  のドレイン電圧  $VD1$  をそれまでのハイレベル  $H$  からローレベル  $L$  に所定時間  $T2$  のあいだ切り換えることによって各画素の初期化が行われ、1サイクル期間  $T3$  の経過後に行われる次サイクルにおける画信号の読出しにそなえる。

#### 【0019】

次いで、画素列選択信号  $LS2$  が  $T1$  期間後にローレベル  $L$  に立ち下がった時点で、そのとき選択されている第2の画素列における各画素  $D21$ ,  $D22$ ,  $D23$ ,  $D24$  のドレイン電圧  $VD1$  をそれまでのハイレベル  $H$  からローレベル  $L$  に所定時間  $T2$  のあいだ切り換えることによって各画素の初期化が行われ、1サイクル期間  $T3$  の経過後に行われる次サイクルにおける画信号の読出しにそなえる。

#### 【0020】

以下同様に、画素列選択信号  $LS3$  および  $LS4$  がそれぞれ  $T1$  期間後にローレベル  $L$  に立ち下がった時点で、そのとき選択されている第3および第4の画素列にそれぞれ対応するドレイン電圧  $VD3$  をローレベル  $L$  に切り換えて各画素の

初期化が行われ、1 サイクル期間  $T_3$  の経過後に行われる次サイクルにおける画信号の読出しにそなえる。

#### 【0021】

以上のような各部信号の発生のタイミングは、図示しない ECU の制御下で画素列選択回路 1、画素選択回路 2 および電圧切換回路 5 の駆動を行わせることによって決定されるようになっている。

#### 【0022】

このように、各画信号の読出し走査に応じた適切なタイミングをもって各画素の初期化を行わせることによって、イメージセンサ全体としての蓄積時間の過不足を低減でき、残像がなく、ダイナミックレンジの広い対数出力特性をもったイメージセンサを実現できるようになる。

#### 【0023】

本発明は、このようなイメージセンサから時系列的に読み出される各画素の画信号  $V_o$  の出力レベルの変動分のオフセット補正を随時行わせることができるようにしている。

#### 【0024】

図 6 は、本発明によるイメージセンサの出力補正装置の一構成例を示している。

#### 【0025】

ここでは、イメージセンサ 7 から時系列的に読み出される通常の画信号  $V_o$  を一時保持するサンプルアンドホールド回路 8 と、対応する画素におけるトランジスタ  $Q_1$  のドレイン電圧  $V_D$  を一時的に定常値（ハイレベル）よりもしきい値  $V_{th}$  分下げることによって得られる疑似明時出力信号  $V_o(h)$  と先にサンプルアンドホールドした画信号  $V_o$  との差分  $\Delta V = \{V_o(h) - V_o\}$  を求める演算回路 9 と、その求められた差分  $\Delta V$  をオフセット値として、予め設定された明時出力に相当する基準信号  $V_s$  から減じてオフセット補正を行う演算回路 10 とによって構成されている。そして、図示しない ECU の制御下において、所定のタイミングをもって各部が動作するようになっている。

#### 【0026】



図7は、このように構成されたイメージセンサの出力補正装置における各部信号のタイムチャートを示している。

#### 【0027】

いま、 $t_1$ のタイミングで画素選択信号 $DS_x$ がハイレベルHになって対応する画素の画信号 $V_o$ が読み出されると、その $t_1$ 時点で同時にハイレベルHのサンプルアンドホールド信号 $S/H$ が出されて、その信号の立下りの $t_2$ のタイミングで画信号 $V_o$ がサンプルアンドホールド回路8に保持される。

#### 【0028】

そして、 $t_3$ のタイミングで対応する画素におけるトランジスタQ1のドレイン電圧 $V_D$ がT期間のあいだハイレベルの定常値 $V_h$ からしきい値 $V_{th}$ 分下げられた電圧値 $(V_h - V_{th})$ に切り換えられる。それによって、疑似明時出力信号 $V_o(h)$ が得られる。

#### 【0029】

このとき得られる疑似明時出力信号 $V_o(h)$ が演算回路9に与えられ、先にサンプルアンドホールドした画信号 $V_o$ との差分 $\Delta V$ によるオフセット値が求められて、演算回路10において予め設定された明時出力に相当する基準信号 $V_s$ のオフセット補正が行われ、 $t_4$ のタイミングでそのオフセット補正された画信号 $V_o'$ が出力する。

#### 【0030】

なお、このようなイメージセンサ7から時系列的に読み出される画信号 $V_o$ のオフセット補正は、それが常時行われる。あるいはまた、ECUの制御下で定期的に、または外部からの操作指令によって任意に行わせるようにすることも可能である。その場合には、一定期間または次の操作指令が与えられるまでのあいだ、オフセット補正値をメモリに逐次記憶しておく必要がある。

#### 【0073】

#### 【発明の効果】

以上、本発明によるイメージセンサの出力補正装置にあっては、入射光量に応じて光電変換素子に流れるセンサ電流を弱反転状態で動作するMOS型トランジスタによって電圧信号に変換するようにした光センサ回路を画素単位に用いたイ

メージセンサにあって、各画素から時系列的に読み出される通常時の画信号をサンプルアンドホールドするとともに、対応する画素における前記トランジスタのドレイン電圧を一時的に通常時の電圧値よりもしきい値分下げて疑似明時出力信号を得て、その得られた疑似明時出力信号と先にサンプルアンドホールドした画信号との差分をオフセット値として、予め設定された明時の基準信号のオフセット補正を行うようにしているので、各画素における画信号の出力レベルを適正に揃えることができ、常に品質の良い撮像画像を得ることができるという利点を有している。

#### 【図面の簡単な説明】

##### 【図 1】

本発明によるイメージセンサに用いられる 1 画素分の光センサ回路を示す電気回路図である。

##### 【図 2】

その光センサ回路における各部信号のタイムチャートである。

##### 【図 3】

その光センサ回路のセンサ電流に対する画信号の出力特性を示す図である。

##### 【図 4】

本発明によるイメージセンサの基本的な構成例を示すブロック構成図である。

##### 【図 5】

そのイメージセンサにおける各部信号のタイムチャートである。

##### 【図 6】

本発明によるイメージセンサの出力補正装置の一実施例を示すブロック構成図である。

##### 【図 7】

そのイメージセンサの出力補正装置における各部信号のタイミングチャートである。

#### 【符号の説明】

7 イメージセンサ

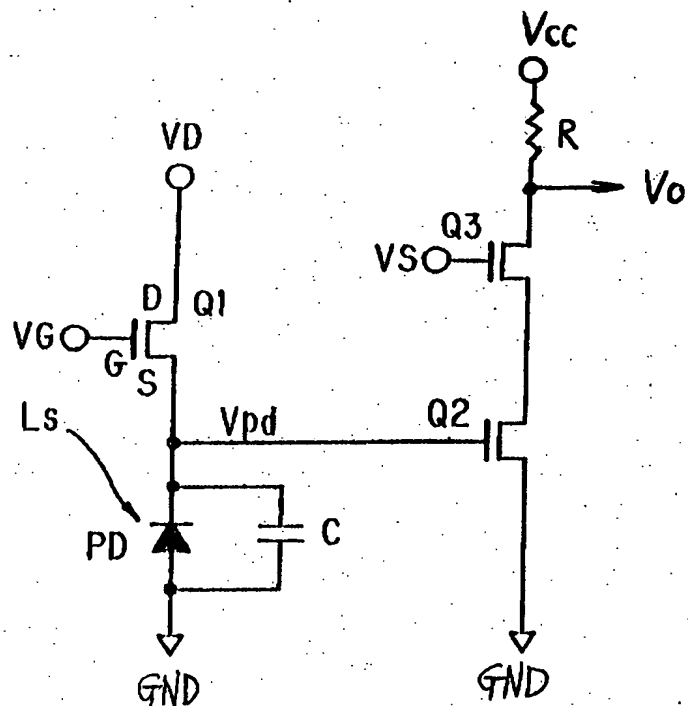
8 サンプルアンドホールド回路

9 演算回路

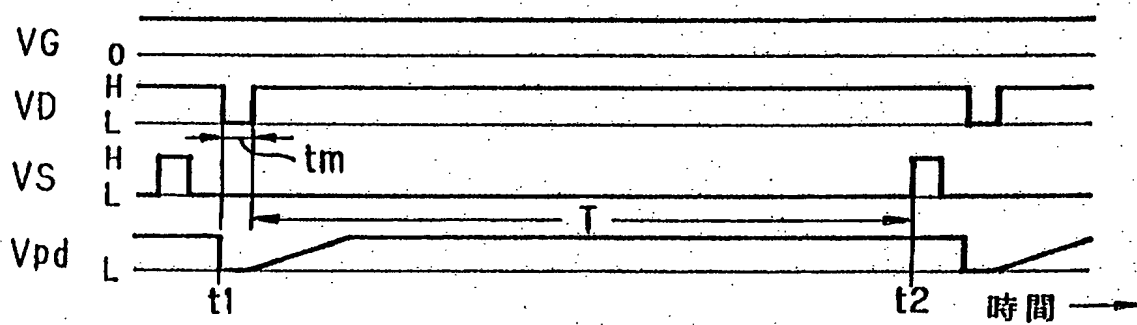
1 0 演算回路

【書類名】 図面

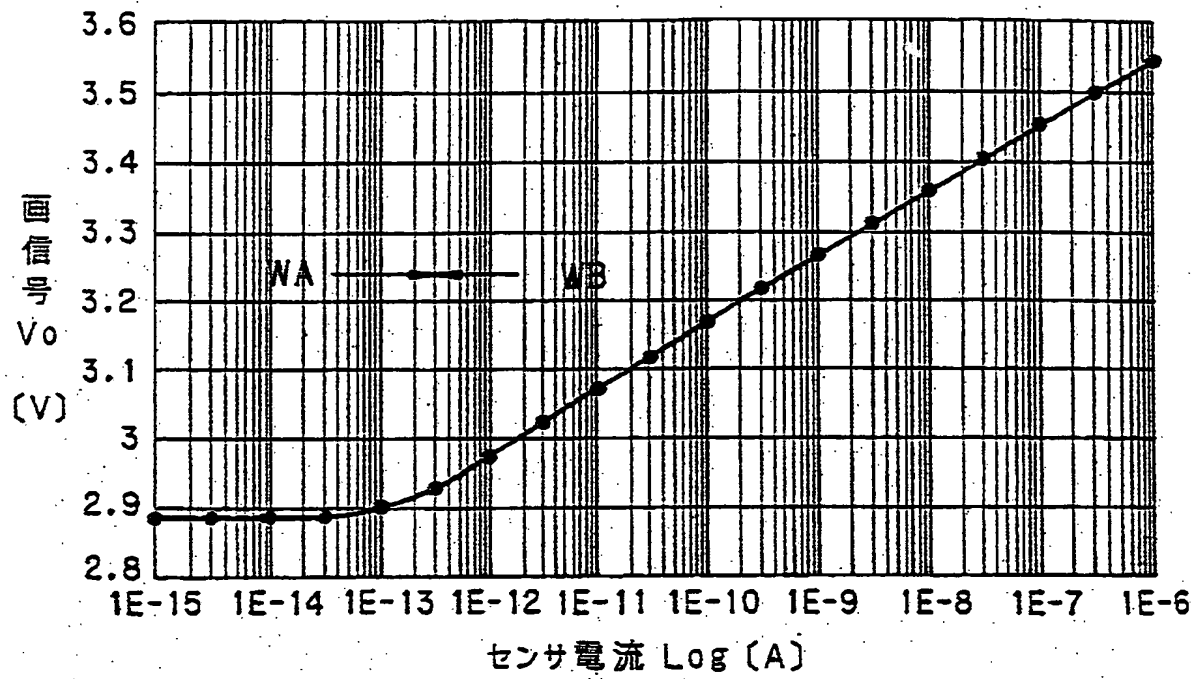
【図 1】



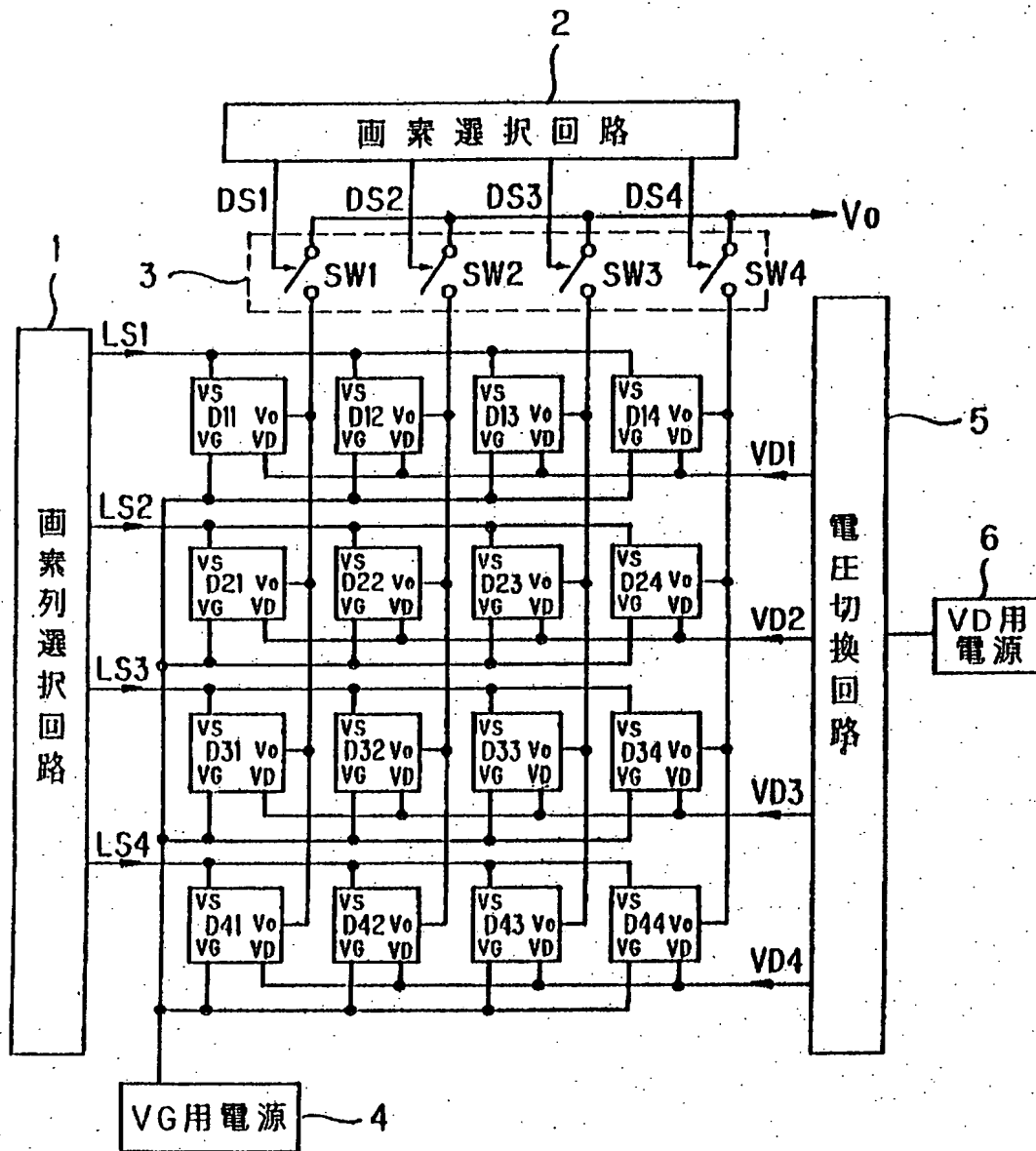
【図 2】



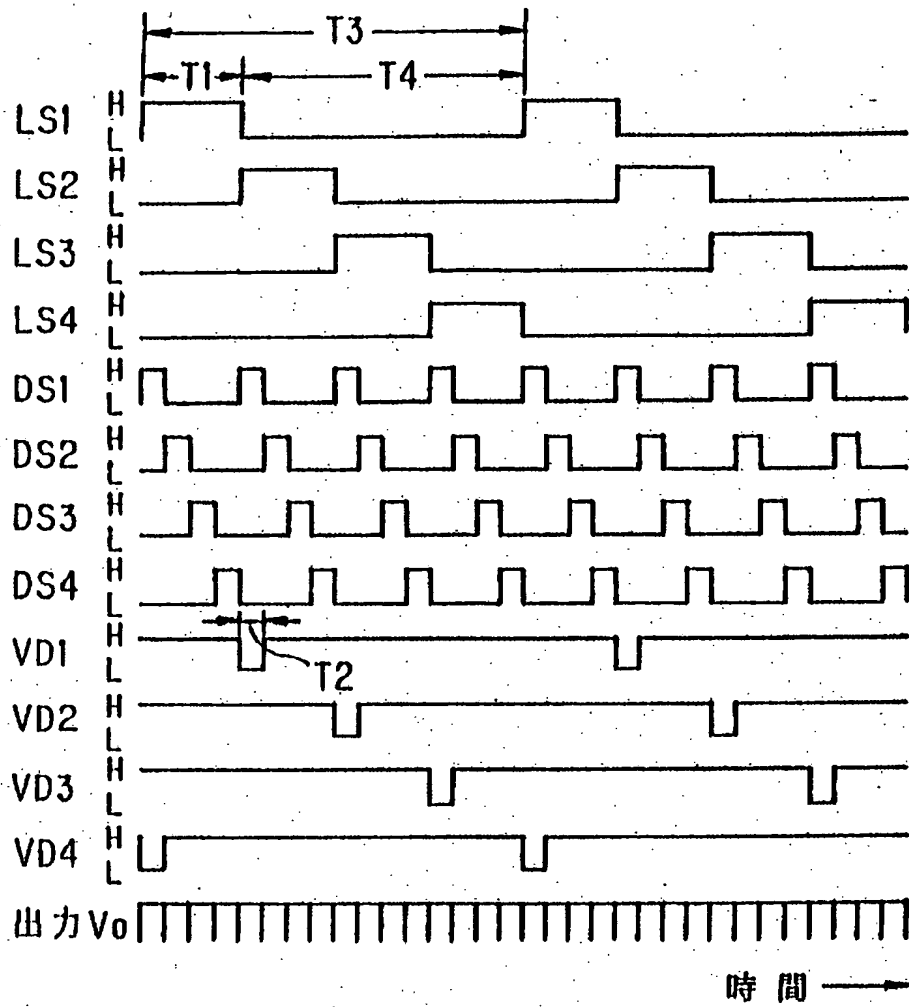
【図 3】



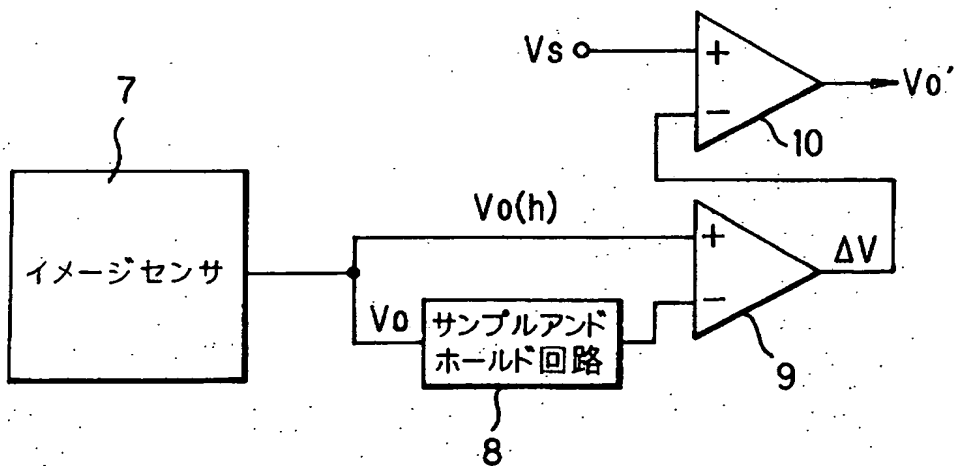
【図 4】



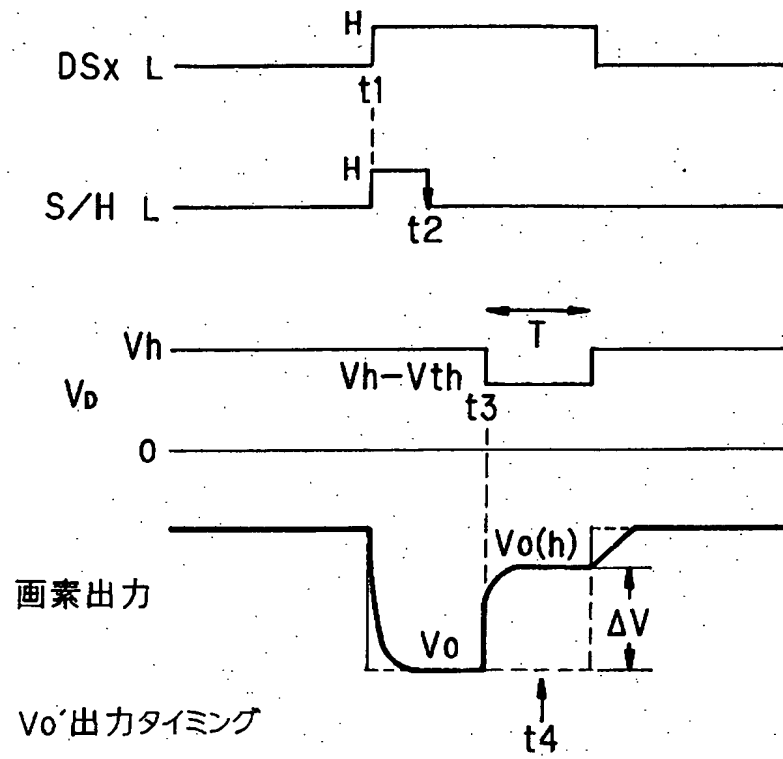
【図 5】



【図 6】



【図 7】





【書類名】 要約書

【要約】

【目的】 入射光量に応じて光電変換素子に流れるセンサ電流を弱反転状態で動作するMOS型トランジスタによって電圧信号に変換するようにした光センサ回路を画素単位に用いたイメージセンサにあって、各画素における画信号の実際の出力状態に即して、その画信号の出力変動分のオフセット補正を適正に行わせる。

【構成】 各画素から時系列的に読み出される通常時の画信号を一時保持するサンプルアンドホールド回路と、対応する画素における前記トランジスタのドレイン電圧を一時的に通常時の電圧値よりもしきい値分下げて疑似明時出力信号を得る手段と、その得られた疑似明時出力信号と先にサンプルアンドホールドした画信号との差分を求めて、その求められた差分をオフセット値として、予め設定された明時の基準信号のオフセット補正を行う手段とを設けることによって構成されたイメージセンサの出力補正装置。

【選択図】 図6



特願 2 0 0 1 - 3 3 0 0 1 0

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 5 3 2 6 ]

1. 変更年月日	1 9 9 0 年 9 月 6 日
[変更理由]	新規登録
住 所	東京都港区南青山二丁目 1 番 1 号
氏 名	本田技研工業株式会社